

# Übersicht über die Vorlesung

---

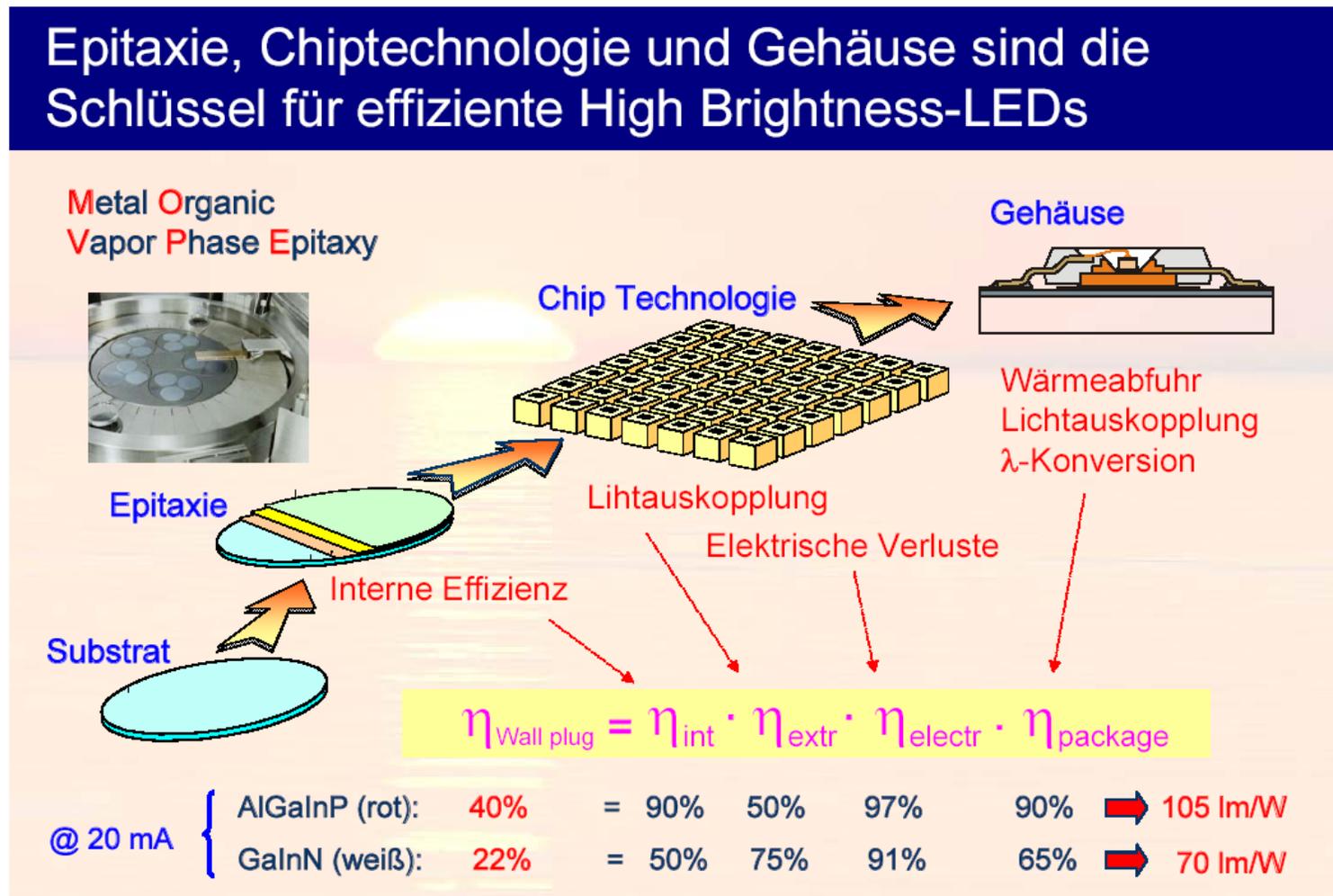
- I. Einleitung
- II. Optik in Halbleiterbauelementen
- III. Herstellungstechnologien
  - III.0 Lumineszenz
  - III.1 Epitaxie
  - III.2 Halbleiterquantenstrukturen
  - III.3 Prozessierung
- IV. Halbleiterleuchtdioden
- V. Quantenmechanische Grundlagen der Optoelektronik
- VI. Laserdioden
- VII. Modulatoren
- VIII. Weitere Quantenbauelemente

4. Foliensatz  
SS 2016  
25.05.2016

# III.3 Prozessierung von Halbleiterbauelementen

- Lithografie
- Abscheidung
- Strukturierung
- Packaging

Bsp.: LEDs



# Übersicht über die Vorlesung

---

- I. Einleitung
- II. Optik in Halbleiterbauelementen
- III. Herstellungstechnologien
  - III.0 Lumineszenz
  - III.1 Epitaxie
  - III.2 Halbleiterquantenstrukturen
  - III.3 Prozessierung
    - III.3.1 Lithografie
    - III.3.2 Reinräume
    - III.3.3 Dünnschichtabscheidung (nicht epitaktisch)
    - III.3.4 Strukturierung
    - III.3.5 Packaging
- IV. Halbleiterleuchtdioden
- V. Quantenmechanische Grundlagen der Optoelektronik
- VI. Laserdioden
- VII. Modulatoren
- VIII. Weitere Quantenbauelemente

# Grundprinzipien der Lithografie

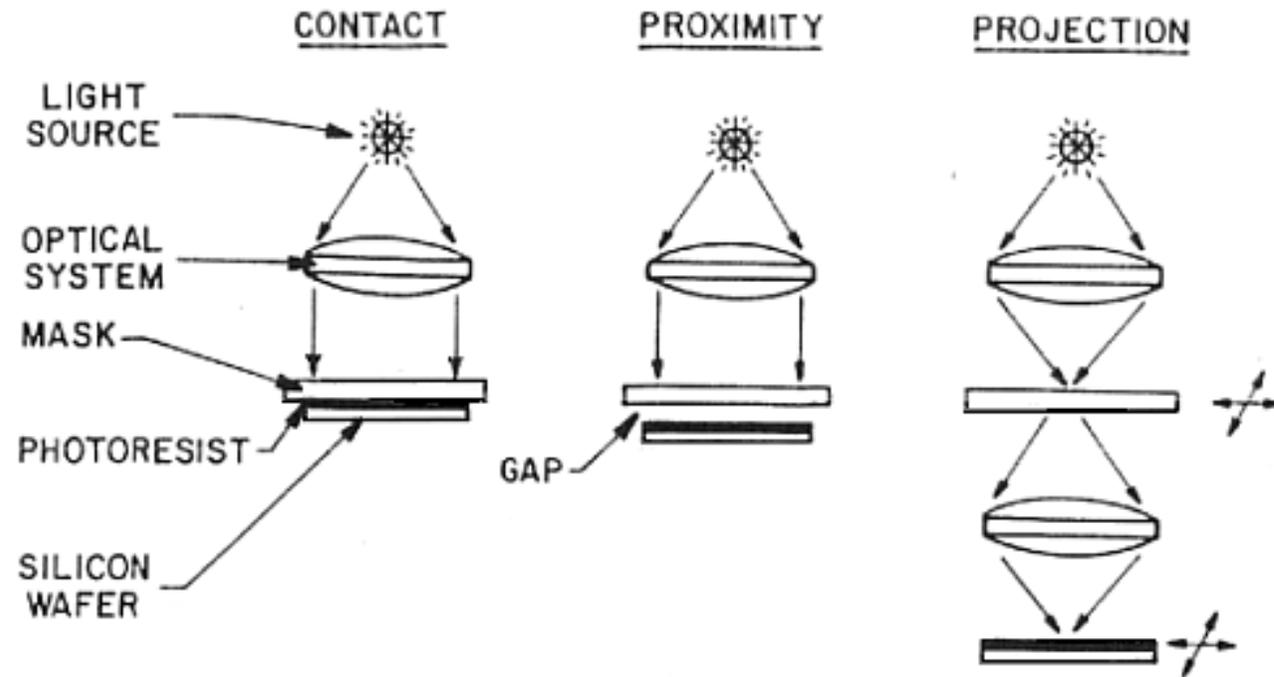


Abb. Verschiedene Belichtungsverfahren bei der optischen Lithografie

3 verschiedene Belichtungsverfahren werden eingesetzt für optische Lithographie. Sie unterscheiden sich hinsichtlich erreichbarer Auflösung, Kantenschärfe und Haltbarkeit der optischen Maske.

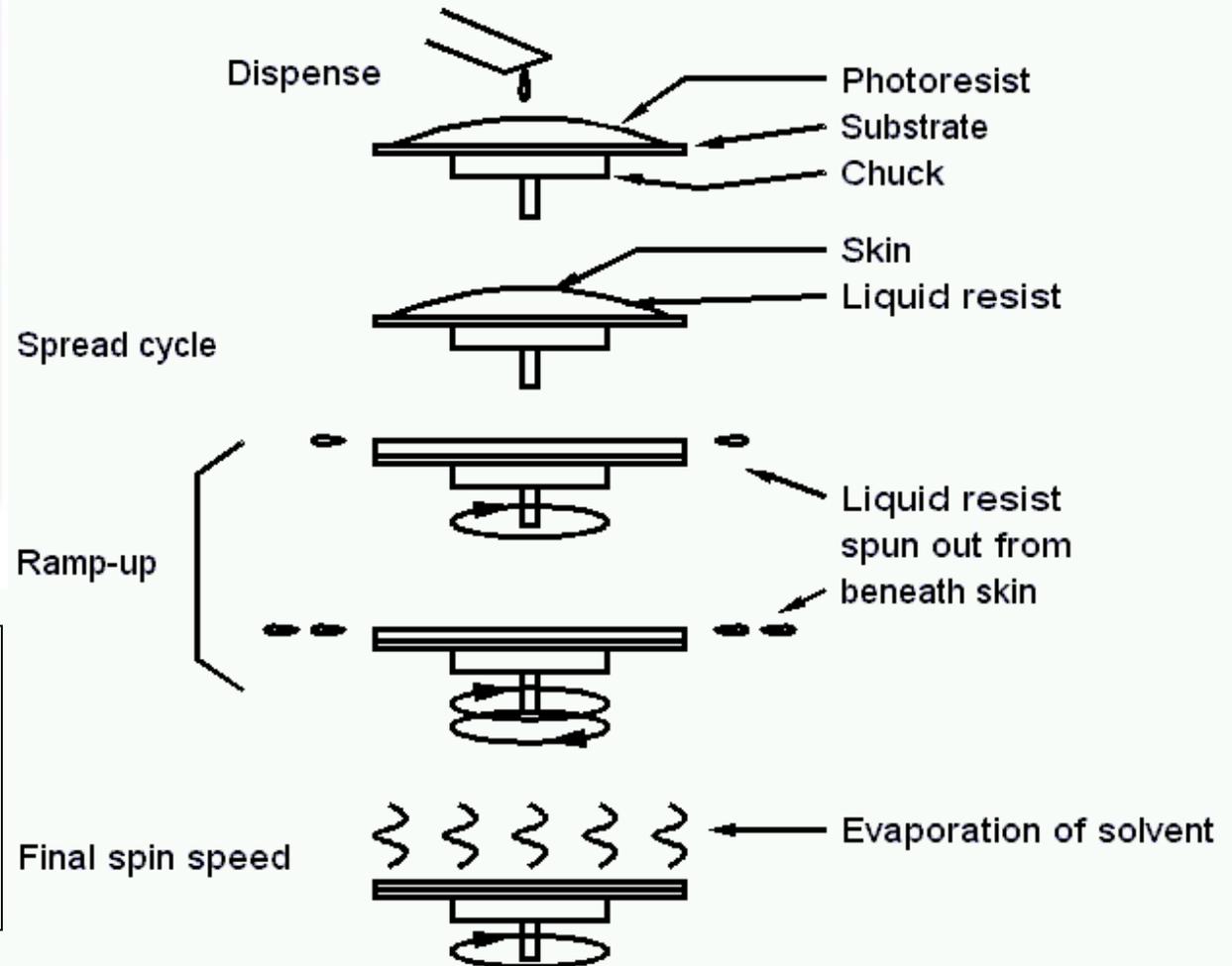
# Aufbringen des Fotolacks



Photoresist Application  
[Ontrak]

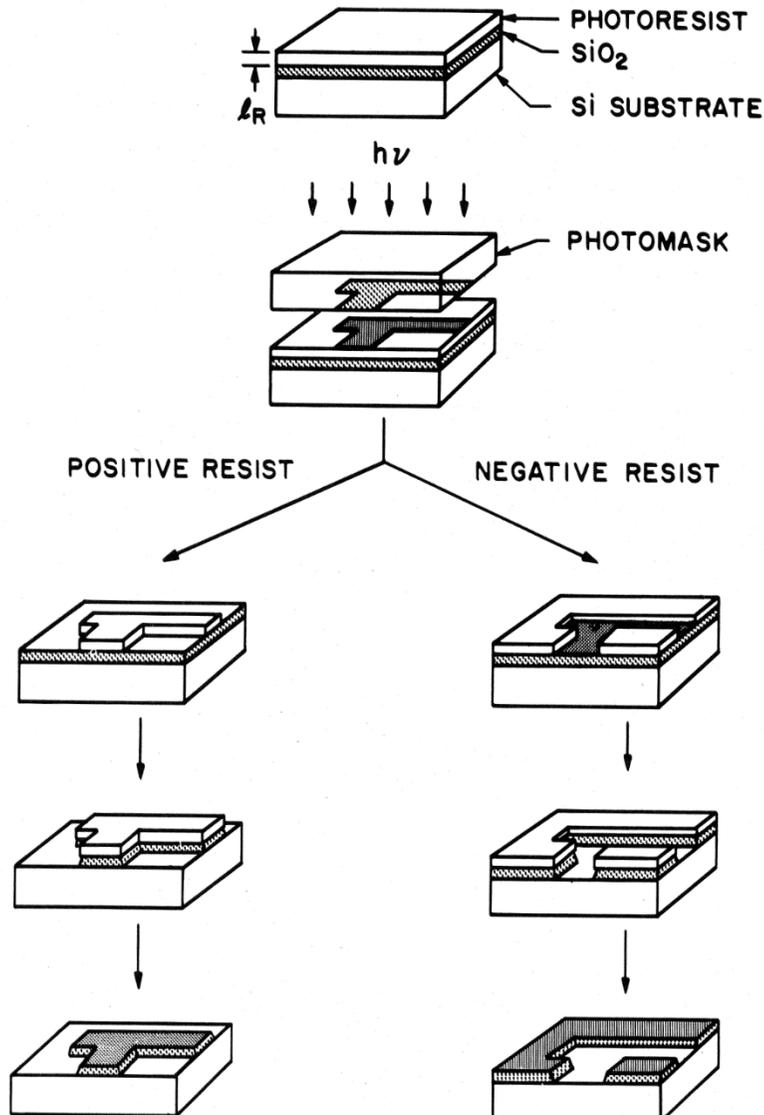
Abb.: Bild einer Lackschleuder (engl. spin coater) (links)

Abb. : Verschiedene Phasen beim Spin coating Prozess (unten)



Eine dünne homogene Schicht wird durch Spin-Coating einfach abgeschieden. Dieses Verfahren ist Standard fürs Aufbringen von Lacken für Lithographie.

# Positiv- und Negativ-Prozesse



(a) Abb.: Schema bei der Photolithografie

## Parameter:

- Wellenlänge
- Belichtungszeit
- Belichtungsintensität
- Belichtungsdosis
- Pre- und Postbakezeiten
- Pre- und Postbaketemperaturen
- Entwicklungszeit

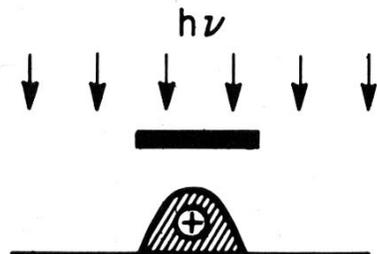
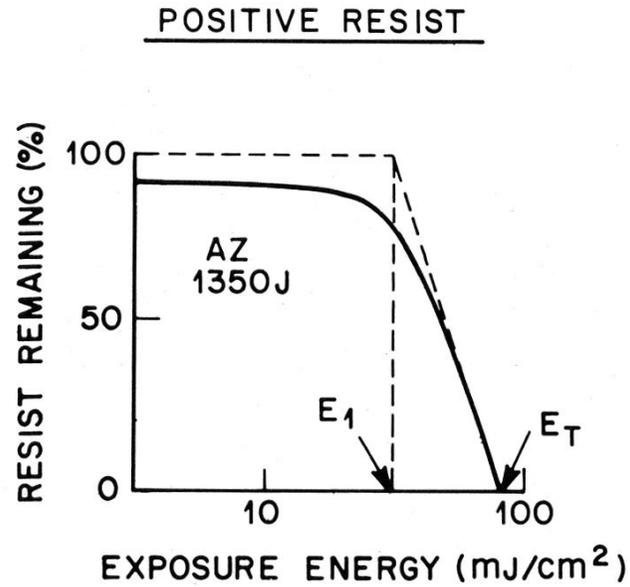
(c)

(d)

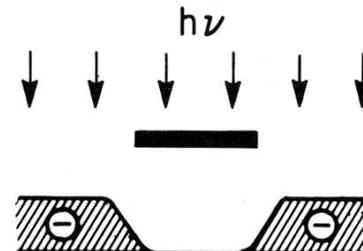
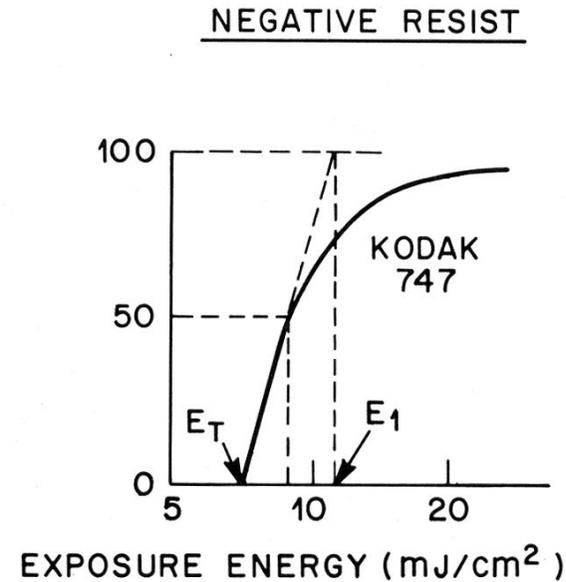
(e)

Nach dem Entwickeln können entweder die belichteten oder die unbelichteten Bereiche stehenbleiben, je nach Wahl des Lacks (positiv/negativ) bzw. der Belichtungsparameter.

# Wie reagieren Lacke auf UV-Belichtung?



„Zerhacken von Kohlenstoffketten“  
führt zu erhöhter Löslichkeit im  
Entwickler



Vernetzung beim Postbake und damit  
geringere Löslichkeit im Entwickler

# Typischer einfacher Belichter



Mikroskop zur  
Justage

Maskenhalterung

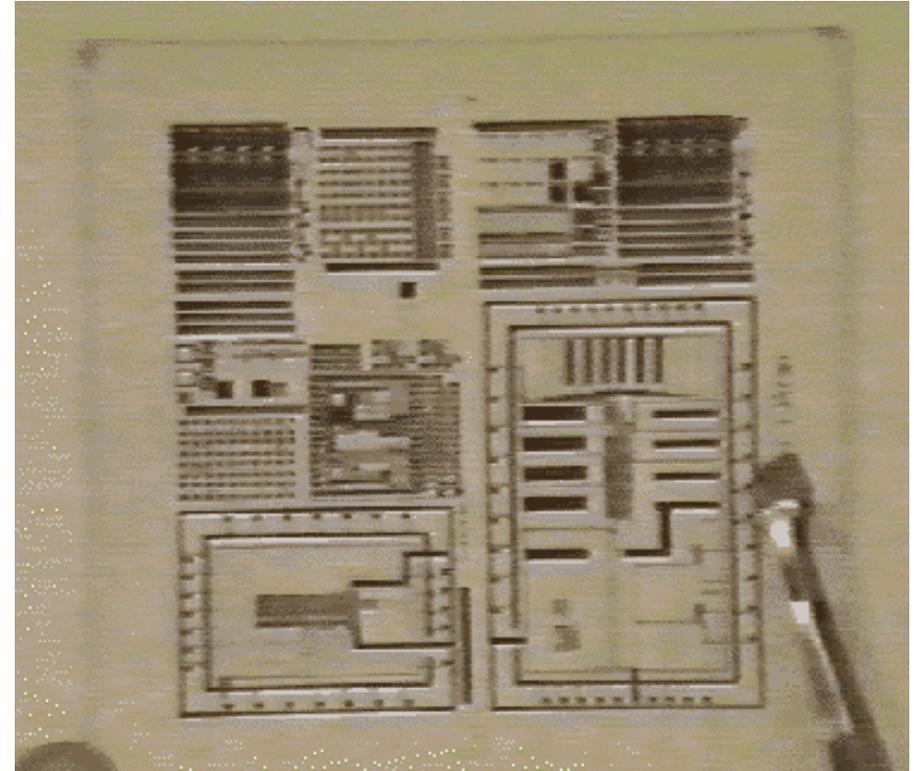
Justage der  
Probe

Steuerung fürs  
Ansaugen

Regler  
Belichtungsdauer

# Eine optische Maske

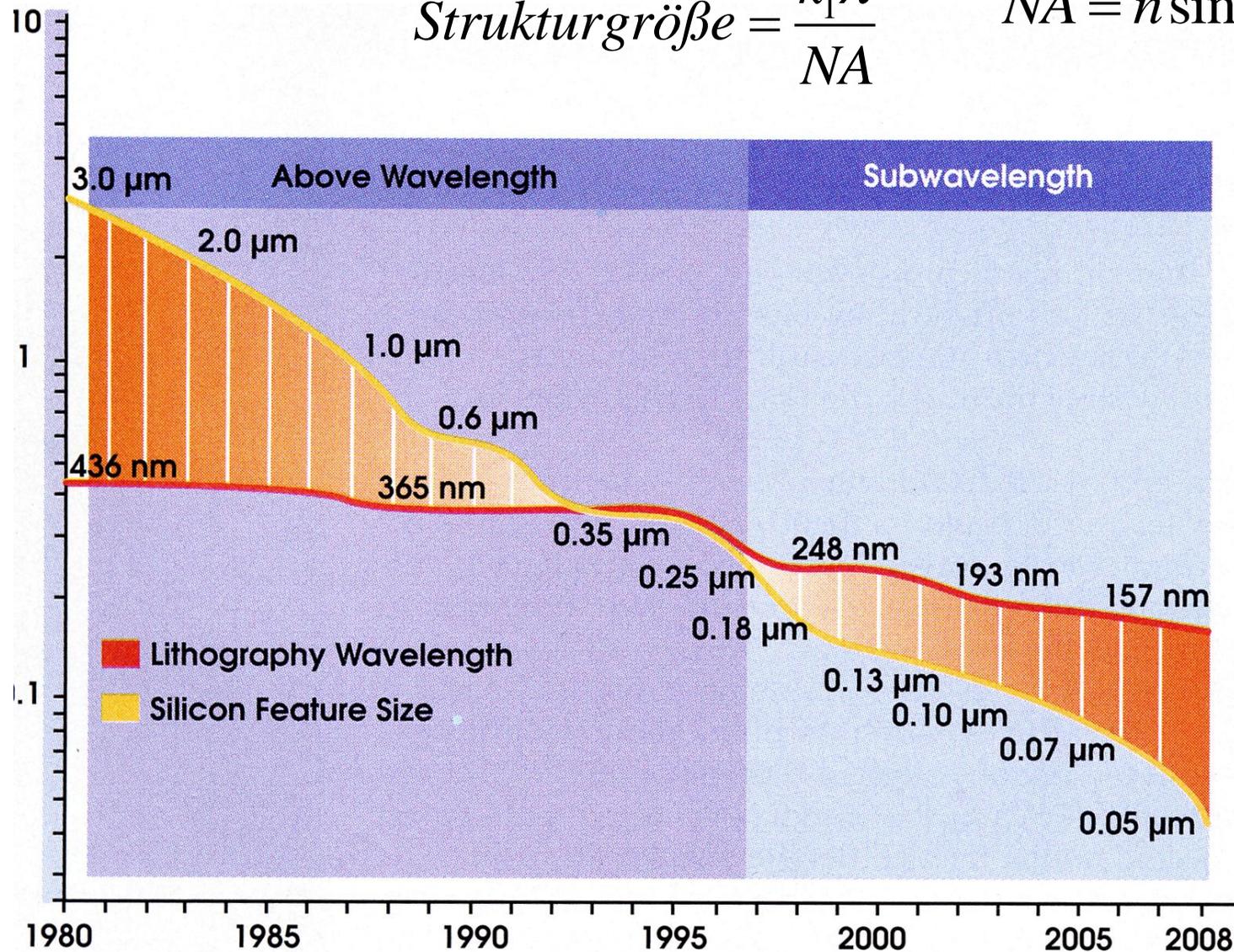
---



Allgemeiner Aufbau: Metall (nichtdurchsichtig, z.B. Chrom) auf Glas (durchsichtig)

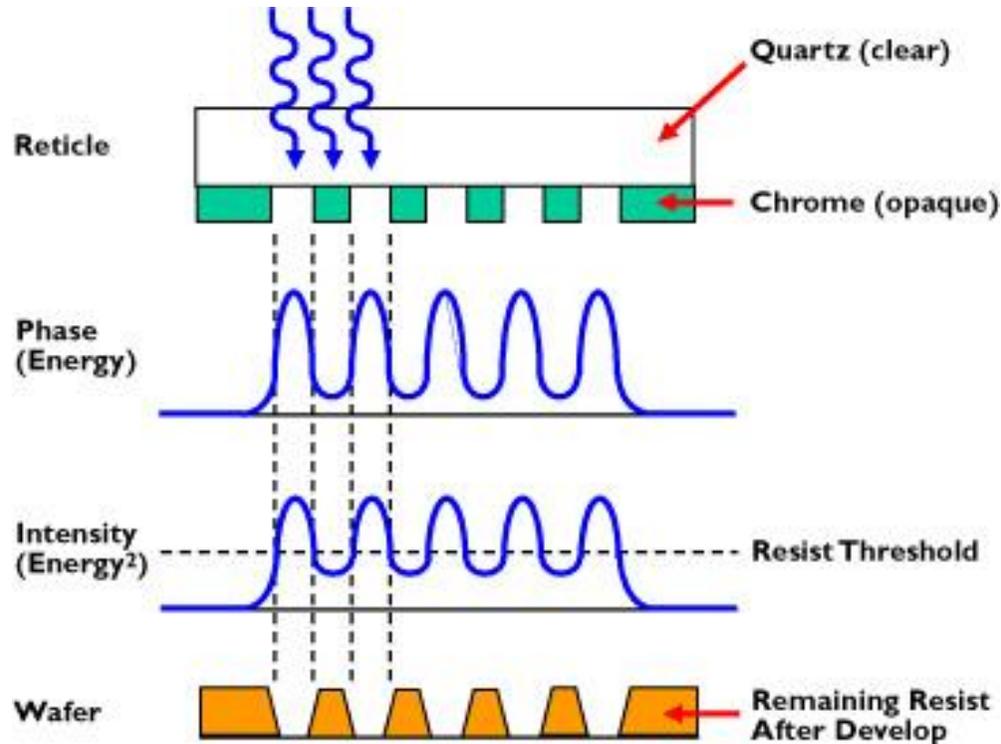
# Die Rolle der Wellenlänge

$$\text{Strukturgröße} = \frac{k_1 \lambda}{NA} \quad NA = n \sin \theta$$

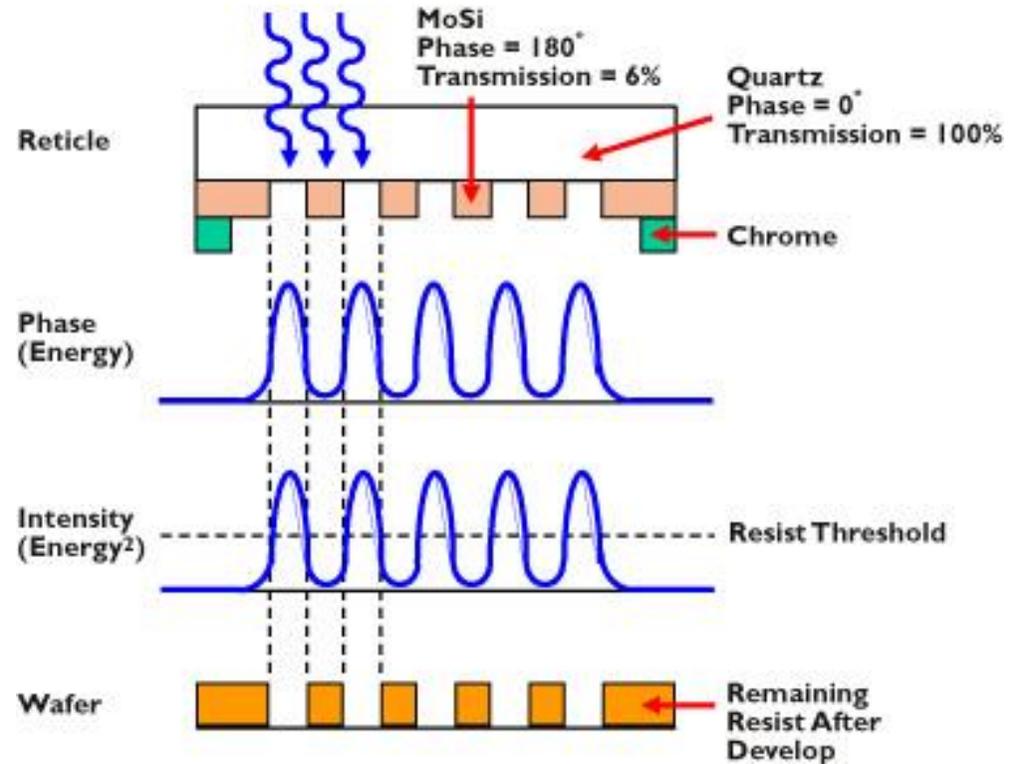


Die mit optischer Lithografie erreichbaren Strukturgrößen hängen sowohl von der Belichtungswellenlänge als auch vom verwendeten Maskenkonzept ab.

# Der Trick mit der Phase des Lichts



Normale (binäre) Maske



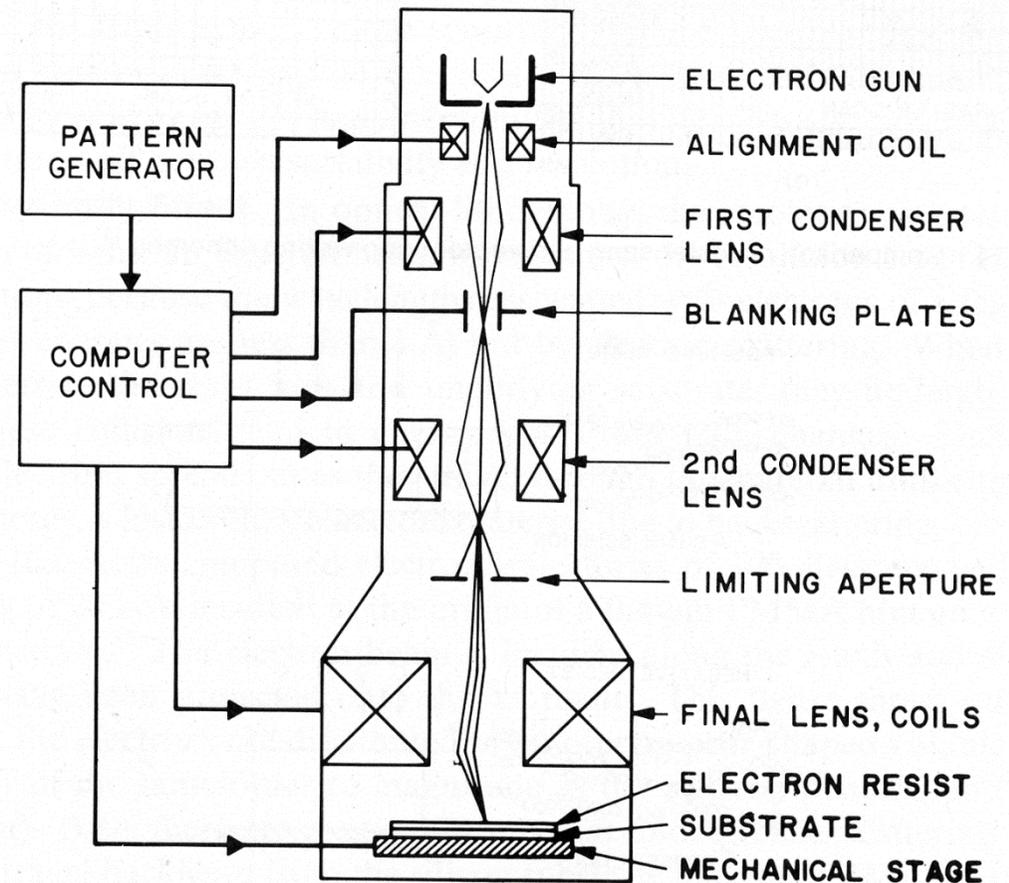
Phase Shifted Maske

Mit Phasenmasken werden stärkere Kontraste und damit kleinere Strukturen im Lack erzeugt unter geschickter Verwendung von Zwischenschichten. Diese verursachen konstruktive und destruktive Interferenz.

# Wie wird eine (normale binäre) Maske gemacht?

1. Glasscheibe mit Metallschicht
2. Elektronenstrahllack
3. Belichten durch Abrastern mit e
4. Entwickeln
5. Ätzen der ungeschützten Bereiche
6. Ablösen vom Lack

Maskenschreiben mit Elektronenstrahl-Lithographie dauert lange, weil es ein serielles Verfahren ist.



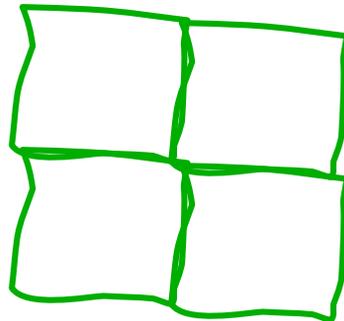
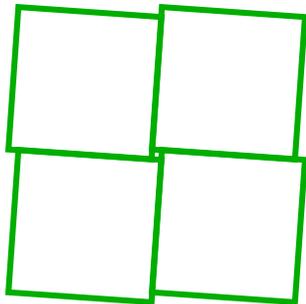
Elektronenstrahlschreiber  
(vergl. Elektronenmikroskop)

# Große Flächen und feine Strukturen: Aneinanderstückeln



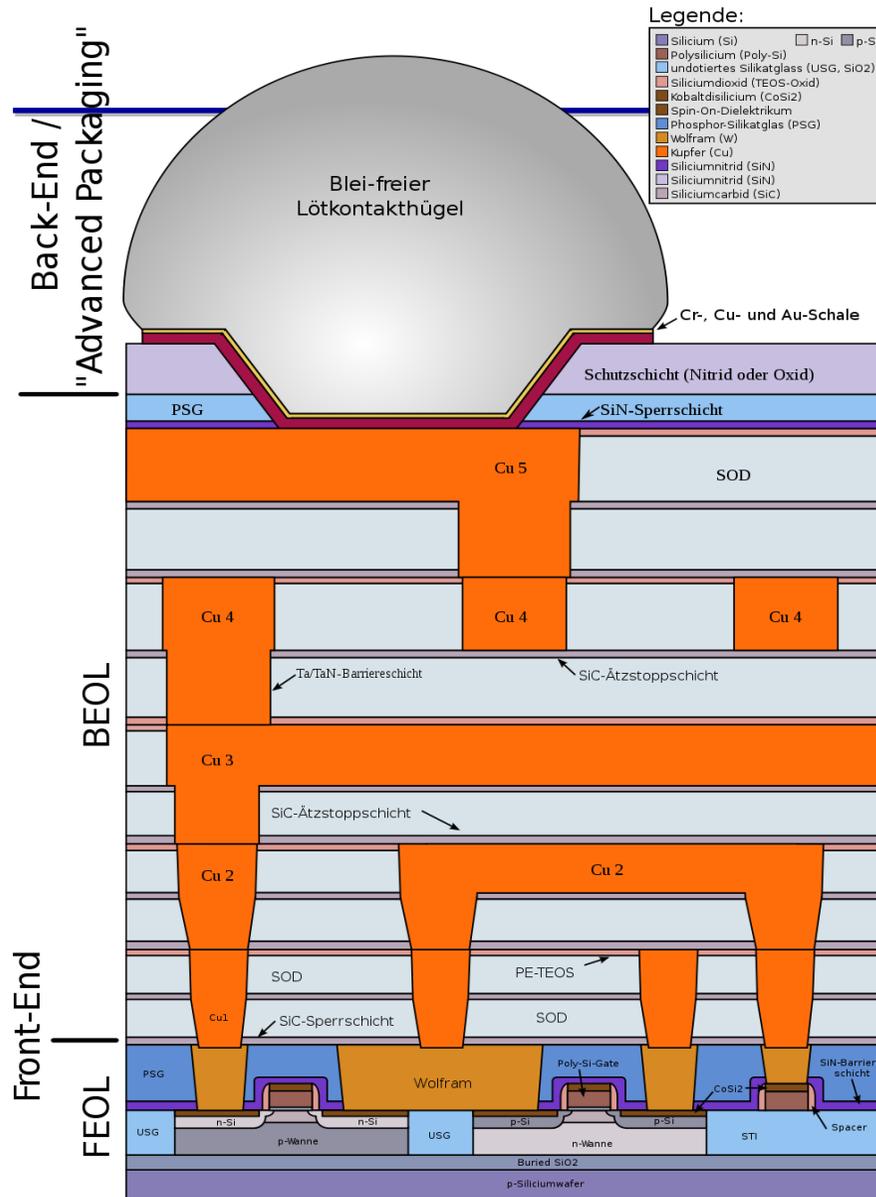
Einzelnes Schreibfeld  
(100 $\mu$ m x 100 $\mu$ m)

Gesamtes Layout  
(bis Pizza-Größe)



Typische „Patchwork“-Probleme  
(Stichingfehler)!

# Warum Reinräume ?



Schnitt durch CMOS-Chip (www.wikipedia.de)

Obwohl die LEDs weniger komplex sind als z.B. CMOS ICs, erfolgt die gesamte Technologiekette in Reinräumen. Dadurch kann die Ausbeute (Yield) erhöht werden.

Generell gilt bei sequentiellen Prozessschritten für die Gesamtausbeute:

$$Y_{ges} = \prod_{i=1}^N Y_i$$

wobei  $Y_i$  die Ausbeute des  $i$ -ten Schrittes beim  $N$  umfassenden Gesamtprozess ist.

# Warum Reinräume ?

$$Y_{ges} = \prod_{i=1}^N Y_i$$

Beispielrechnung:

Anzahl der Einzelschritte	Ausbeute pro Einzelschritt		
	90%	99%	99.9%
20	12%	82%	98%
40	1.5%	67%	96%
80	0.02%	44%	92%

Detaillierte Rechnungen müssen die unterschiedliche Größe der Devices berücksichtigen



Abb.: Reinraum am LTI

# Übersicht über die Vorlesung

---

- I. Einleitung
- II. Optik in Halbleiterbauelementen
- III. Herstellungstechnologien
  - III.0 Lumineszenz
  - III.1 Epitaxie
  - III.2 Halbleiterquantenstrukturen
  - III.3 Prozessierung
    - III.3.1 Lithografie
    - III.3.2 Reinräume
    - III.3.3 Dünnschichtabscheidung (nicht epitaktisch)
    - III.3.4 Strukturierung
    - III.3.5 Packaging
- IV. Halbleiterleuchtdioden
- V. Quantenmechanische Grundlagen der Optoelektronik
- VI. Laserdioden
- VII. Modulatoren
- VIII. Weitere Quantenbauelemente

# Reinraumstandards

## Amerikanischer Standard: FS 209

In einem Reinraum der US-Klasse N sind nicht mehr als N Partikel mit einer Größe > 500 nm innerhalb eines Volumens von ft<sup>3</sup> erlaubt.

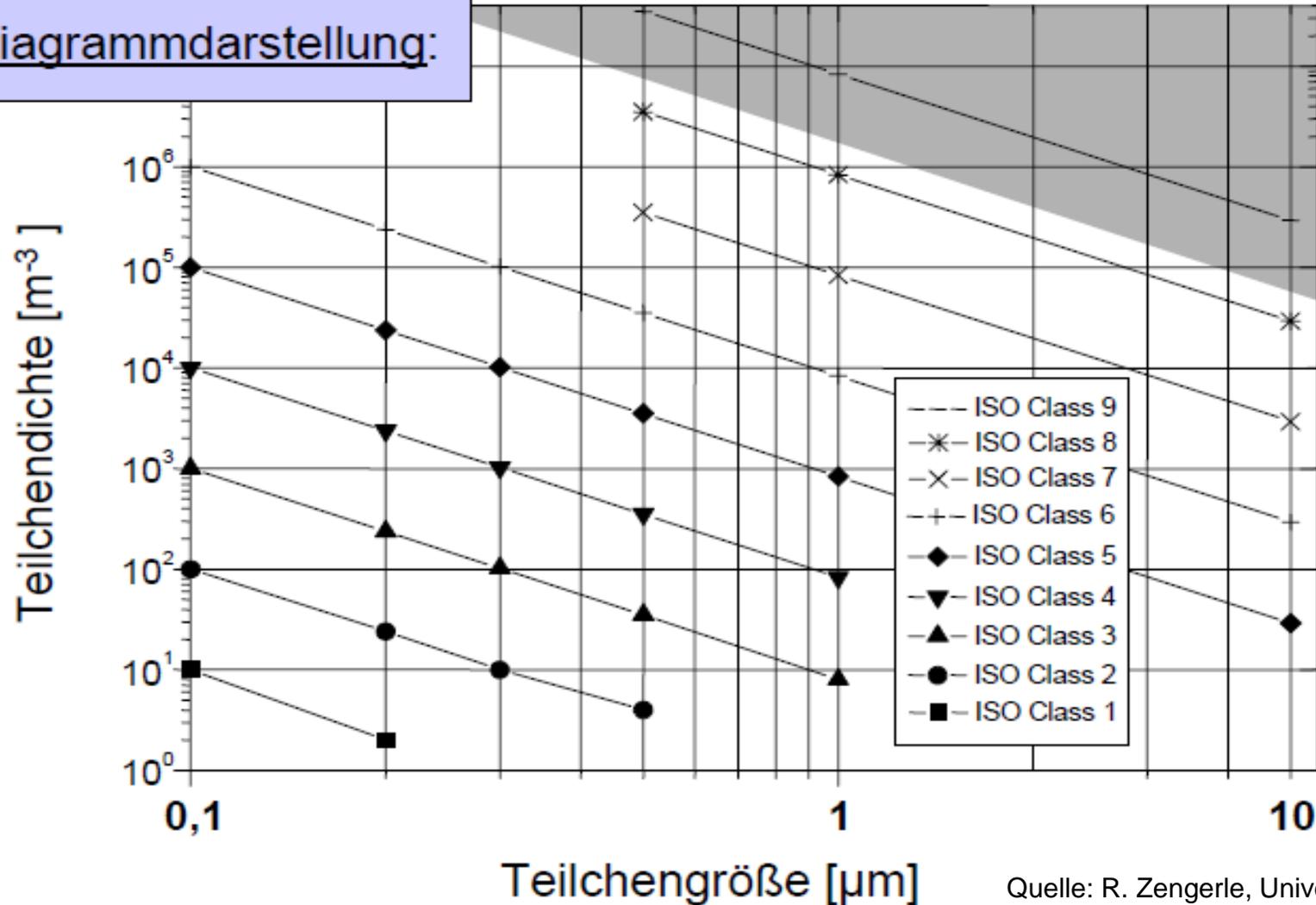
Reinraumklasse	Partikelzahl pro foot <sup>3</sup>		
	Partikelgröße > 0.5 µm	Partikelgröße > 5 µm	
10	10	nicht def.	
100	100	nicht def.	
1.000	1.000	7	
10.000	10.000	70	
100.000	100.000	700	

In einem Reinraum der ISO Klasse n sind nicht mehr als 10<sup>n</sup> Partikel einer Größe > 100 nm pro m<sup>3</sup> erlaubt.

Cleanroom Classification	Concentration limits (particles/m <sup>3</sup> )					
	≥0.1µm	≥0.2µm	≥0.3µm	≥ 0.5µm	≥ 1µm	≥5µm
ISO Class1	10	2				
ISO Class2	100	24	10	4		
ISO Class3	1.000	237	102	35	8	
ISO Class4	10.000	2.370	1.020	352	83	
ISO Class5	100.000	23.700	10.200	3.520	832	29
ISO Class6	1.000.000	237.000	102.000	35.200	8.320	293
ISO Class7				352.000	83.200	2.930
ISO Class8				3.520.000	832.000	29.300
ISO Class9				35.200.000	8.320.000	293.000

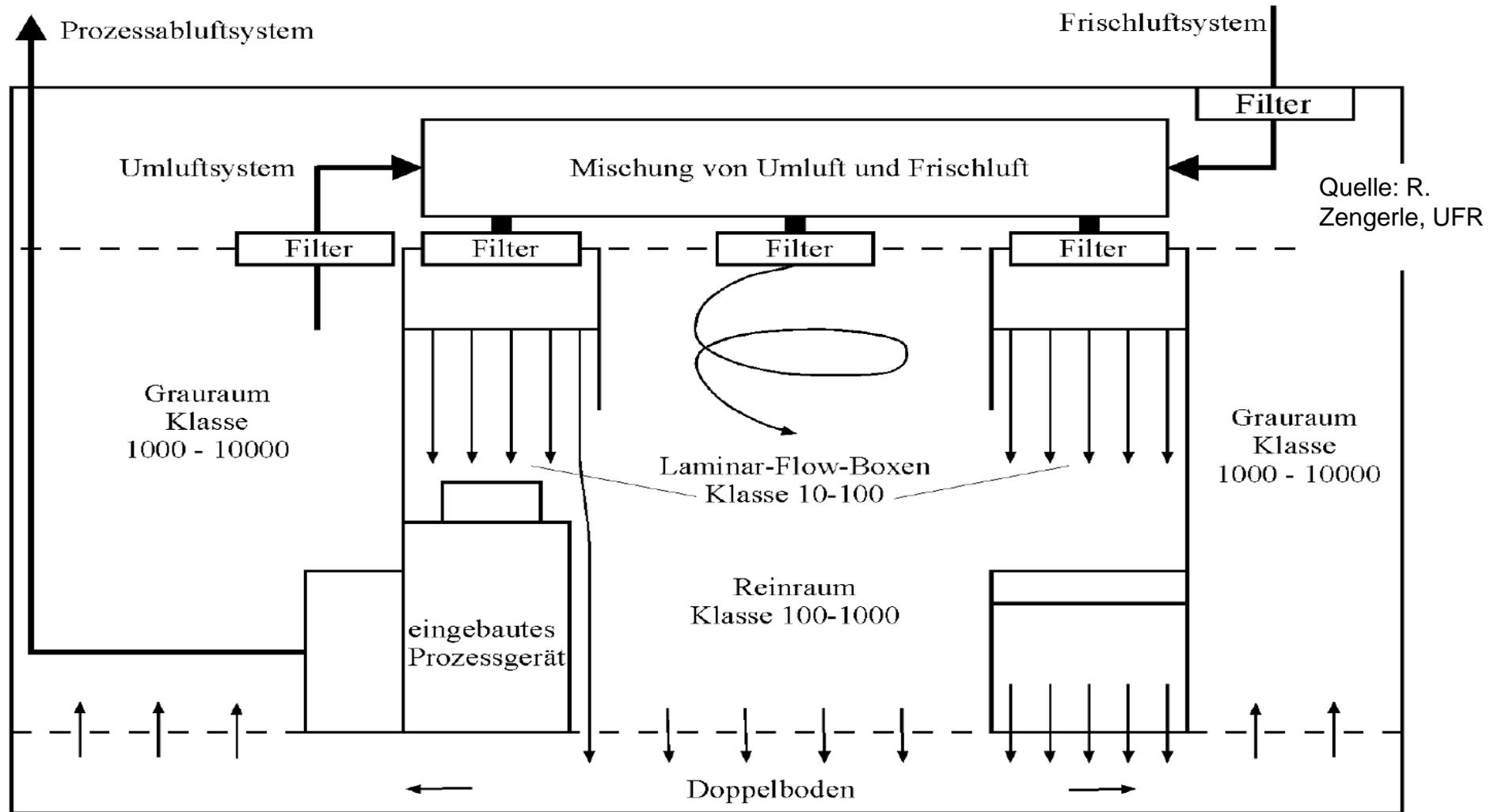
# Reinraumstandards

Diagrammdarstellung:



Quelle: R. Zengerle, Universität Freiburg

# Aufbau eines Reinraumes: Seitenansicht



- Mischformen von turbulenter und laminarer Strömung, um für kritische Prozesse genügend sauber zu sein, dabei aber Kosten zu sparen.

# Übersicht über die Vorlesung

---

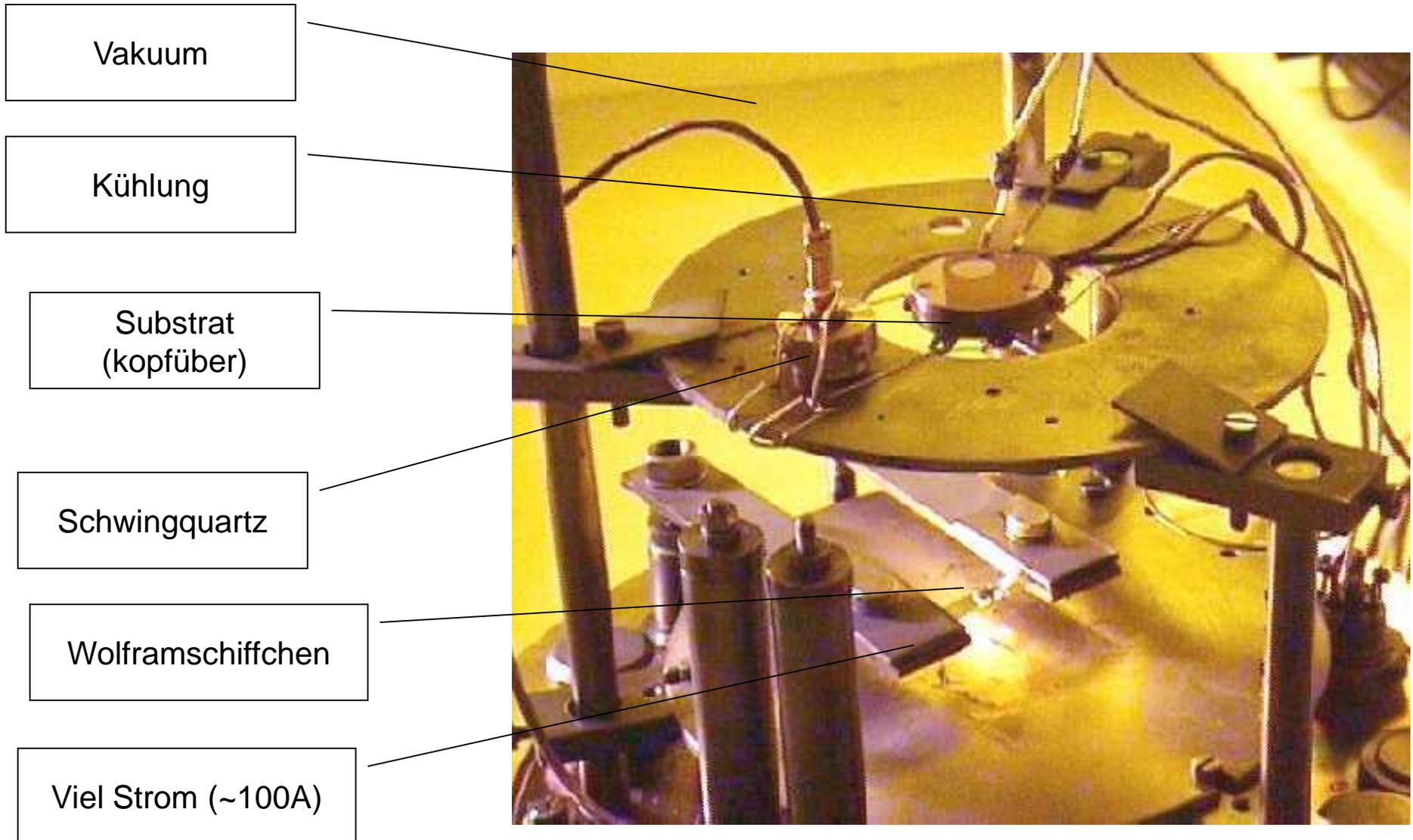
- I. Einleitung
- II. Optik in Halbleiterbauelementen
- III. Herstellungstechnologien
  - III.0 Lumineszenz
  - III.1 Epitaxie
  - III.2 Halbleiterquantenstrukturen
  - III.3 Prozessierung
    - III.3.1 Lithografie
    - III.3.2 Reinräume
    - III.3.3 Dünnschichtabscheidung (nicht epitaktisch)
    - III.3.4 Strukturierung
    - III.3.5 Packaging
- IV. Halbleiterleuchtdioden
- V. Quantenmechanische Grundlagen der Optoelektronik
- VI. Laserdioden
- VII. Modulatoren
- VIII. Weitere Quantenbauelemente

# Herstellungstechnologien

	Physical Vapor Deposition			Chemical Vapor Deposition
	Evaporation / MBE	Sputtering	PLD	CVD / MOCVD
Mechanism of production of depositing species	Thermal energy	Momentum transfer	Thermal energy	Chemical reaction
Deposition rate	High, up to 750,000 Å/min	Low, except for pure metals	Moderate	Moderate Up to 2,500 Å/min
Deposition species	Atoms and ions	Atoms and ions	Atoms, ions and clusters	precursor molecules dissociate into atoms
Energy of deposited species	Low 0.1 to 0.5 eV	Can be high 1-100 eV	Low to high	Low; Can be high with plasma-aid
Throwing power				
a) Complex shaped object	Poor, line of sight	Nonuniform thickness	Poor	Good
b) Into blind hole	Poor	Poor	Poor	Limited
Scalable to wafer size	up to large	up to large	limited	up to large

**Table 1:** Some Characteristics of Vapour Deposition Processes (modified after Bunshah [1]).

# Thermisches Verdampfen



# Thermisches Verdampfen

---

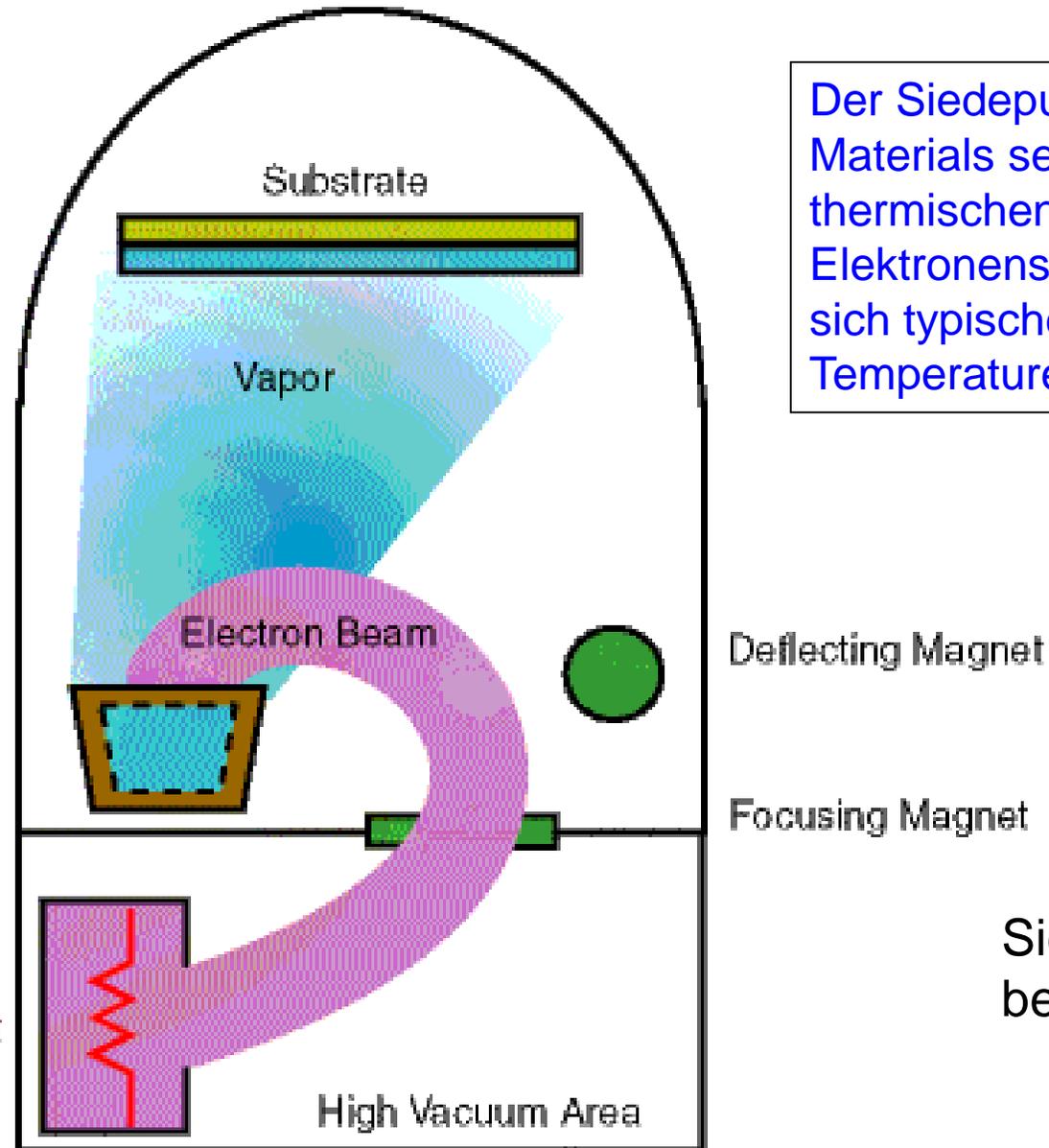
Warum braucht man Vakuum?

$p$ , mbar	Mean free path, cm (between collisions)	Collisions / s (between molecules)	Molecules/(cm <sup>2</sup> s) (sticking surface)	Monolayer / s*
$10^0$	$6.8 \cdot 10^{-3}$	$6.7 \cdot 10^6$	$2.8 \cdot 10^{20}$	$3.3 \cdot 10^5$
$10^{-3}$	$6.8 \cdot 10^0$	$6.7 \cdot 10^3$	$2.8 \cdot 10^{17}$	$3.3 \cdot 10^2$
$10^{-6}$	$6.8 \cdot 10^3$	$6.7 \cdot 10^0$	$2.8 \cdot 10^{14}$	$3.3 \cdot 10^{-1}$
$10^{-9}$	$6.8 \cdot 10^6$	$6.7 \cdot 10^{-3}$	$2.8 \cdot 10^{11}$	$3.3 \cdot 10^{-4}$

\* Assuming the condensation coefficient is unity

**Table 2:** Some facts about residual air at 25 °C in a typical vacuum used for film deposition (after Chopra [2]).

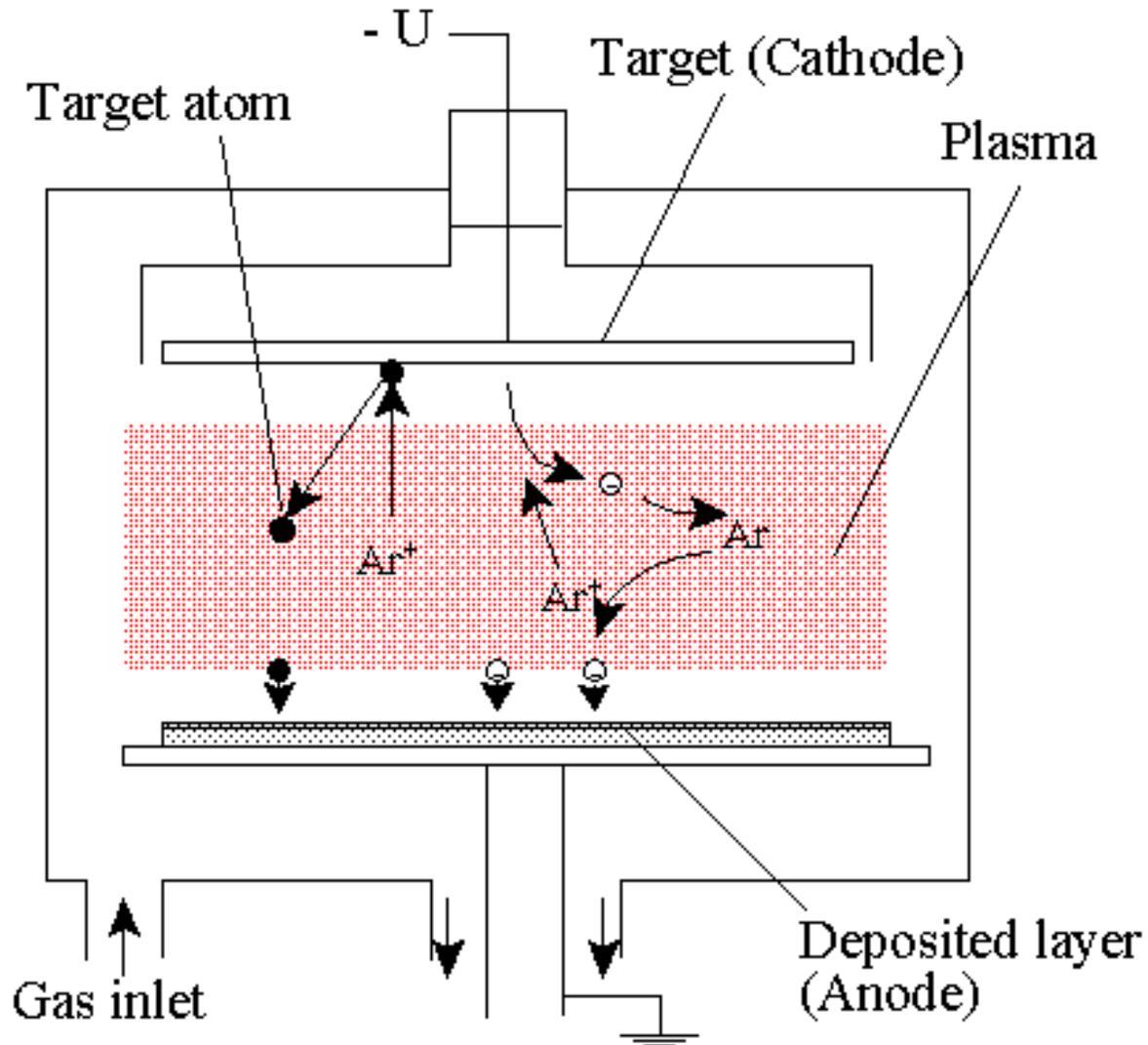
# Elektronenstrahlverdampfen



Der Siedepunkt des abzuscheidenden Materials setzt Grenzen bei der thermischen Verdampfung. Mit Elektronenstrahlverdampfung lassen sich typischerweise höhere Temperaturen realisieren.

Siedepunkt des Materials bestimmt Verfahren

# Kathodenzerstäubung (Sputtern)



- DC-Sputtern
- RF-Sputtern
- Magnetron-Sputtern

# PLD (Pulsed laser deposition)

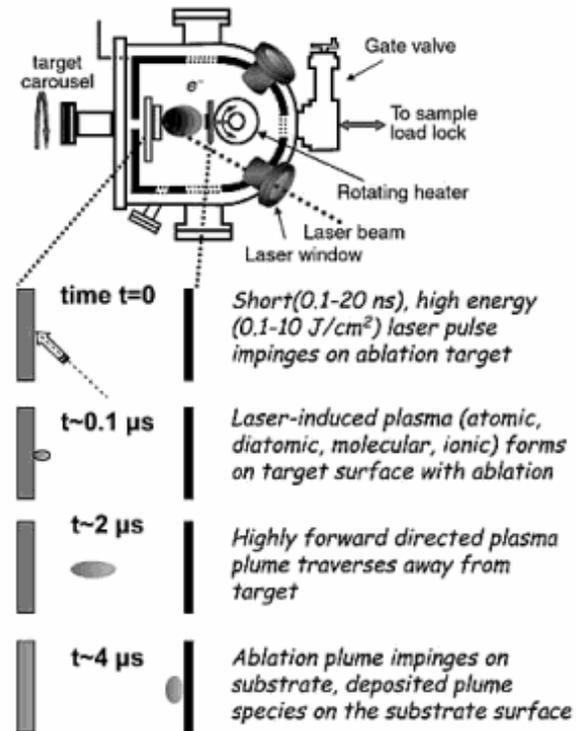
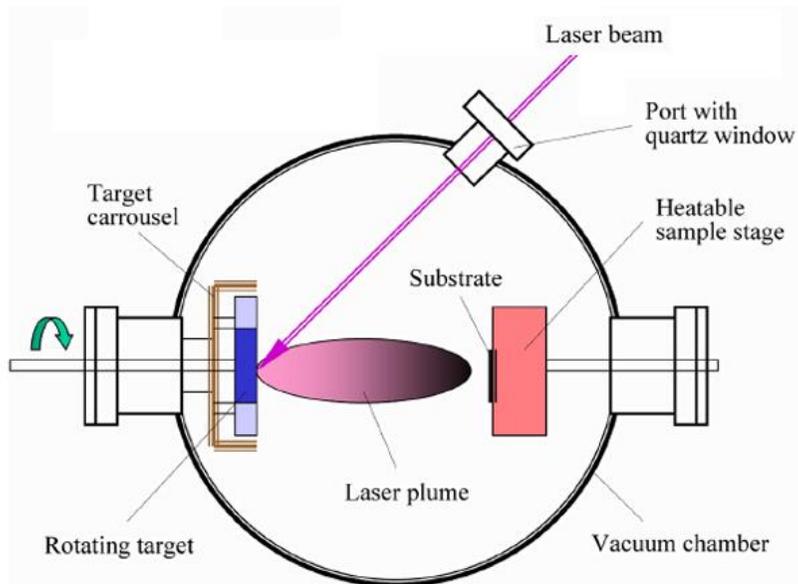
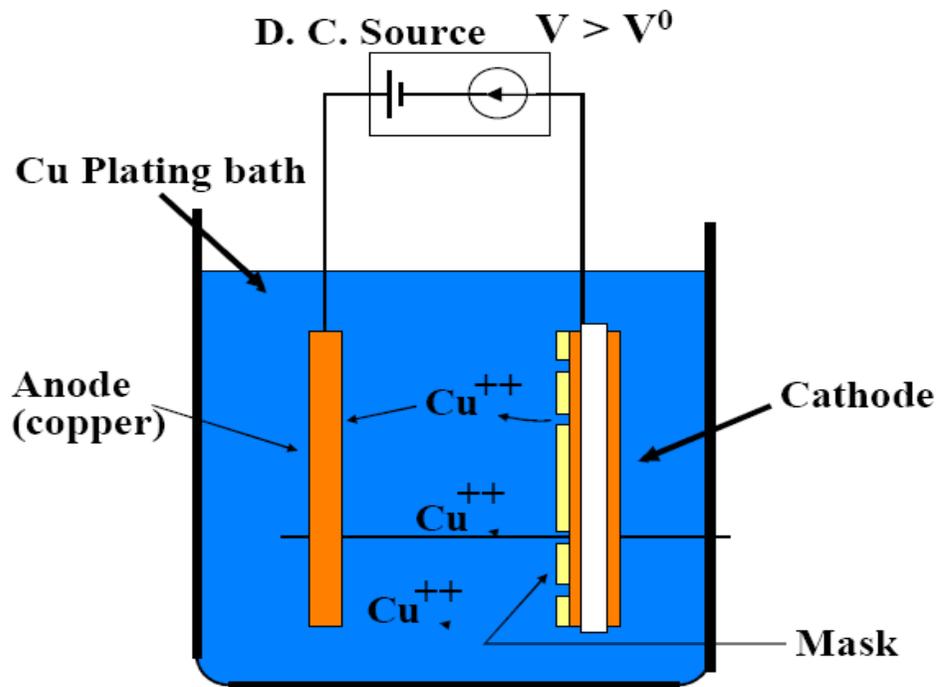


Figure 1.1 Schematic of the PLD process.

Eignet sich insbesondere für die Dünnschichtdeposition von Materialien mit komplexer Stöchiometrie. Durch Laserablation wird das Material vom Target lokal verdampft und auf dem Substrat abgeschieden. Ist im Kontext der Hochtemperatursupraleiterforschung stark entwickelt worden. Anwendungen in der Optoelektronik: Herstellung von Festkörperlasern in Dünnschichtform

# ELECTROCHEMICAL DEPOSITION OF THIN METAL FILMS

## Electrolytic Metal Plating:



**Oxidation:**



**Reduction:**



## Faraday's law of electrolysis:

$$W = \frac{ItA_w}{Fn}$$

$W$  – weight of deposit in grams;  
 $I$  – current flow in amps;  $t$  – time;  
 $F$  – Faraday constant ( $eN_A$ );  
 $n$  – number of electrons transferred;  
 $A_w$  – atomic weight (grams/mole).

## Film growth rate ( $\mu\text{m/s}$ ):

$$\dot{d} \approx \eta J \left( \frac{0.1 A_w}{\rho \cdot p} \right)$$

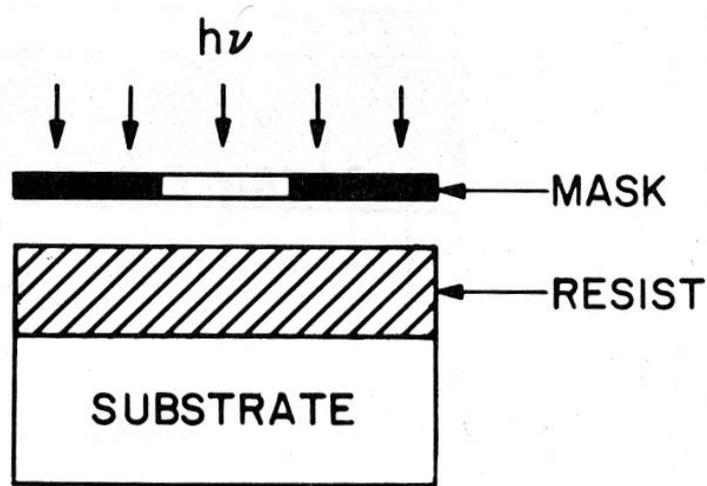
$\rho$  – film density (gm/cc);  
 $J$  – current density ( $\text{A}/\text{cm}^2$ );  
 $\eta$  – plating efficiency;  
 $p$  – oxidation state.

# Übersicht über die Vorlesung

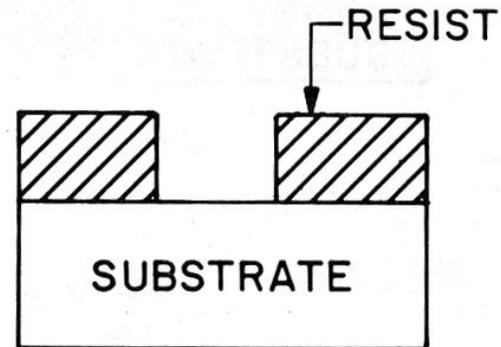
---

- I. Einleitung
- II. Optik in Halbleiterbauelementen
- III. Herstellungstechnologien
  - III.0 Lumineszenz
  - III.1 Epitaxie
  - III.2 Halbleiterquantenstrukturen
  - III.3 Prozessierung
    - III.3.1 Lithografie
    - III.3.2 Reinräume
    - III.3.3 Dünnschichtabscheidung (nicht epitaktisch)
    - III.3.4 Strukturierung
    - III.3.5 Packaging
- IV. Halbleiterleuchtdioden
- V. Quantenmechanische Grundlagen der Optoelektronik
- VI. Laserdioden
- VII. Betrieb von Leucht- und Laserdioden
- VIII. Modulatoren
- IX. Weitere Quantenbauelemente

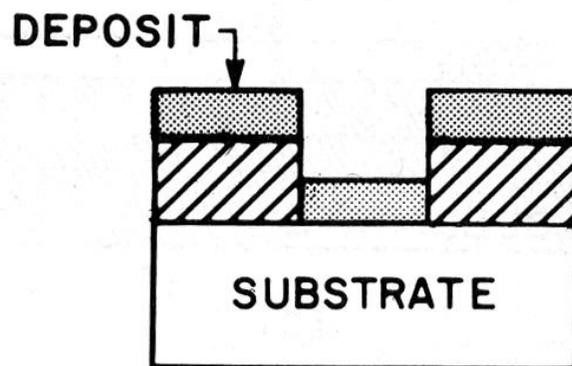
# Lift-Off



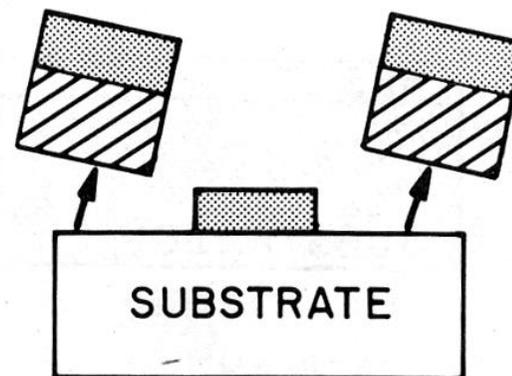
(a)



(b)



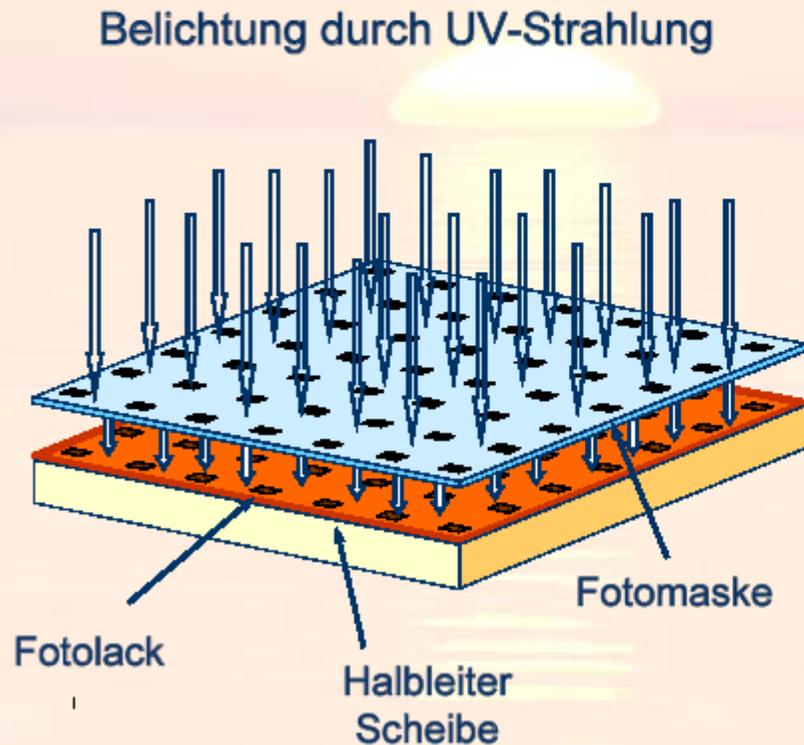
(c)



(d)

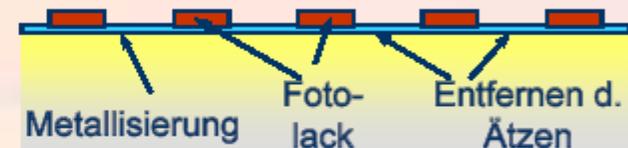
Abheben des auf die Lackstrukturen aufgebracht Materials. Direkt auf das Substrat abgeschiedene Materialien bleiben haften.

# Fotolithographie für die Strukturierung von Metallisierungen



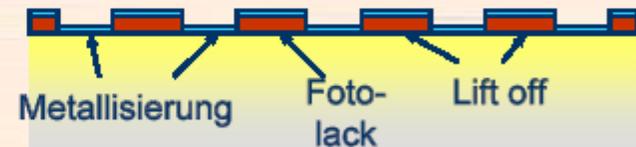
2 Methoden:

1. Abscheidung der Metallisierung
2. Fototechnik
3. Entfernen der Metall. durch Ätzen

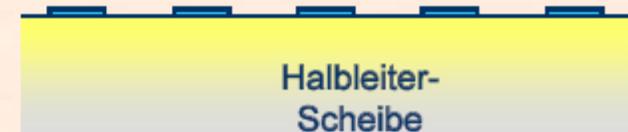


oder:

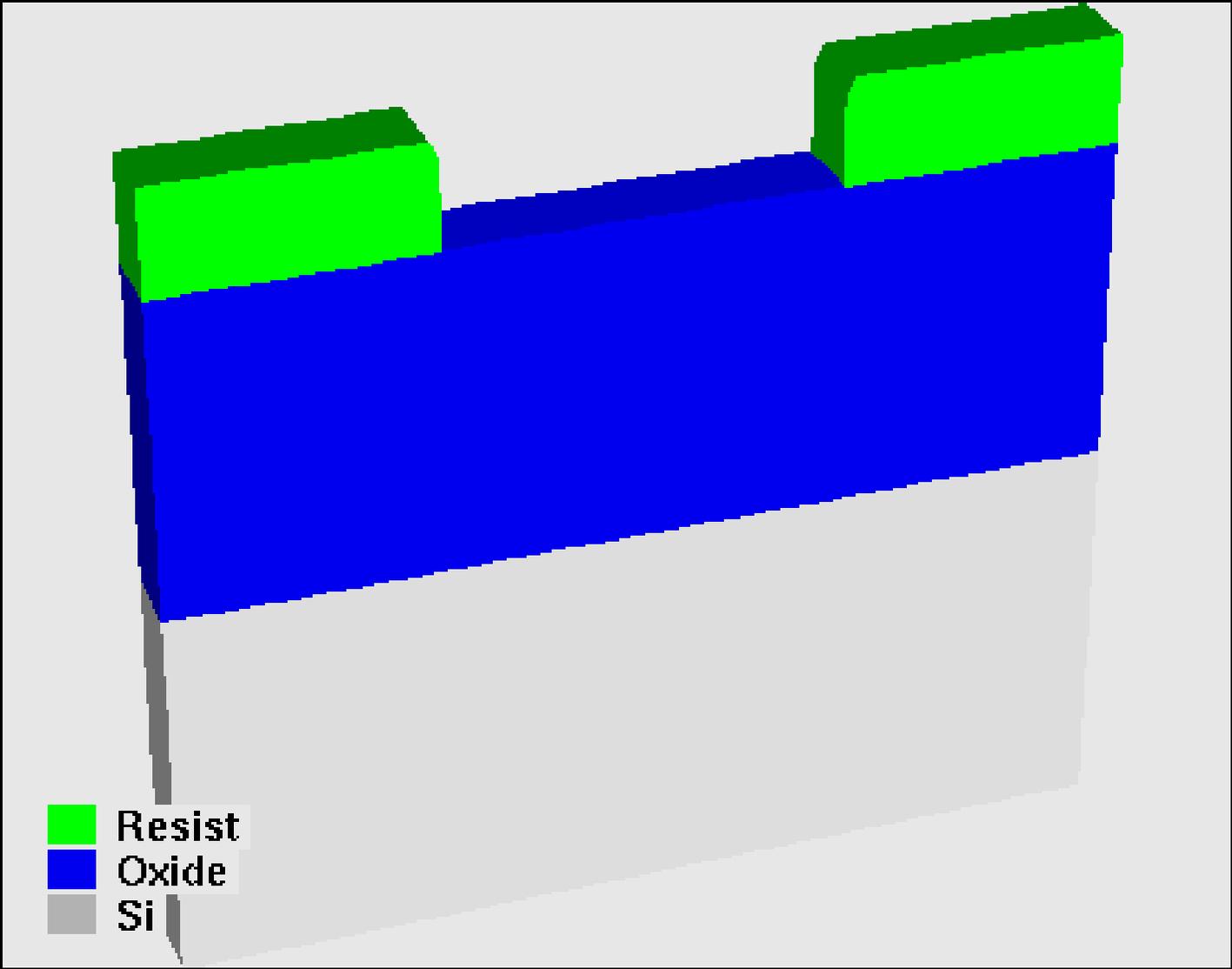
1. Fototechnik
2. Abscheidung der Metallisierung
3. Lift off durch Lackentfernen



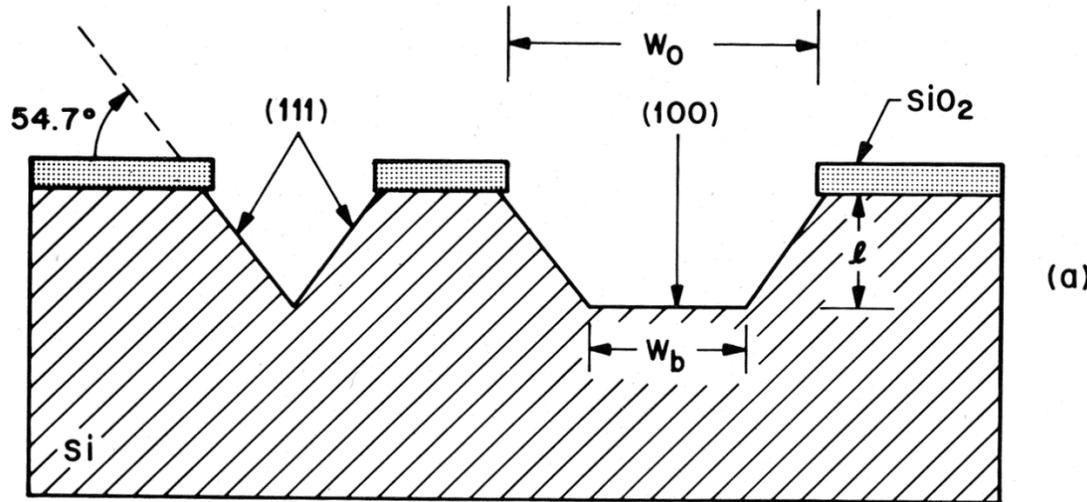
Strukturierte  
Metallisierung



# Nassätzen



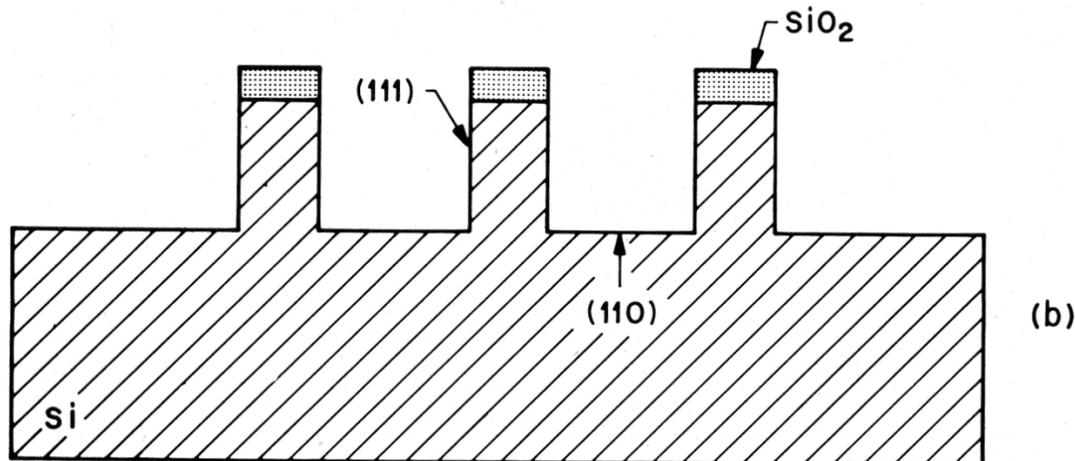
# Nassätzen kann anisotrop sein



(a)

Normalerweise 2stufiger Prozess:

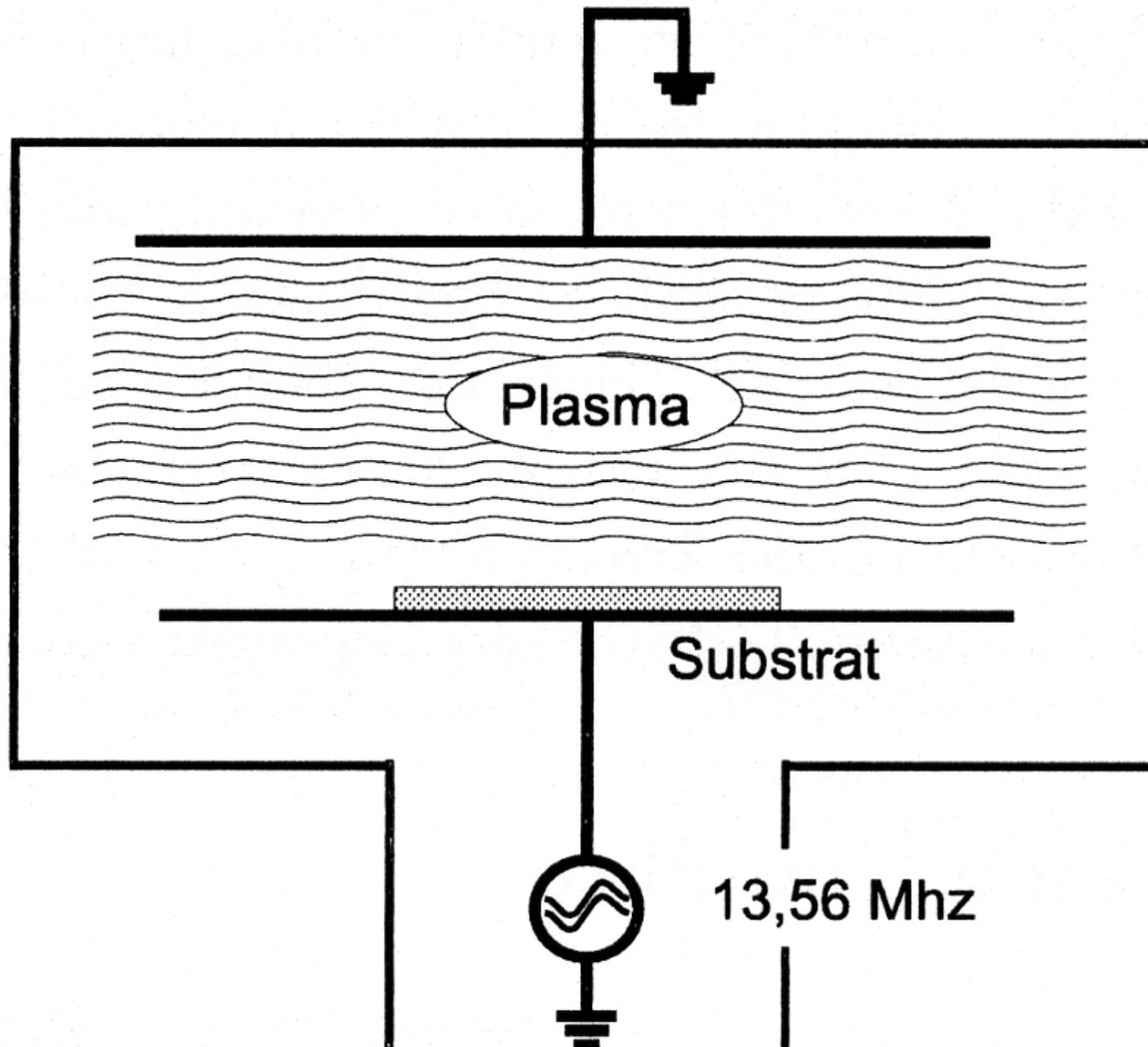
- Oxidieren der Oberfläche
- Lösen des Oxids



(b)

Anisotropie kann helfen, Materialien in allen drei Raumrichtungen in eine gewünschte Form zu bringen.

# Trockenätzen

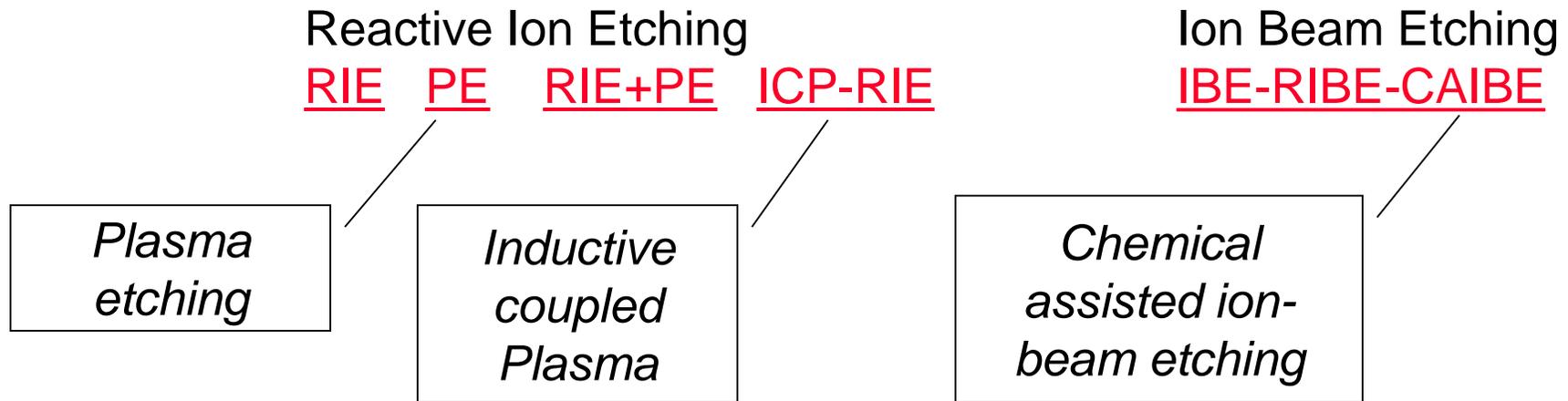


Plasmaätzen  
„Sandstrahlen mit  
Atomen“,  
ähnlicher Prozess  
wie beim Sputtern

# Trockenätzen

---

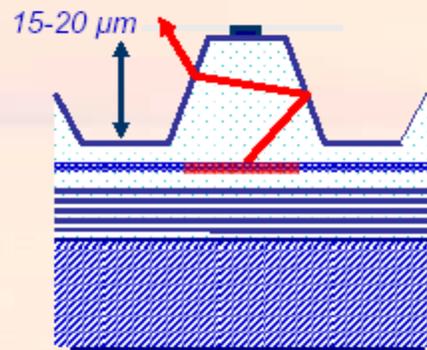
## Weitere Methoden



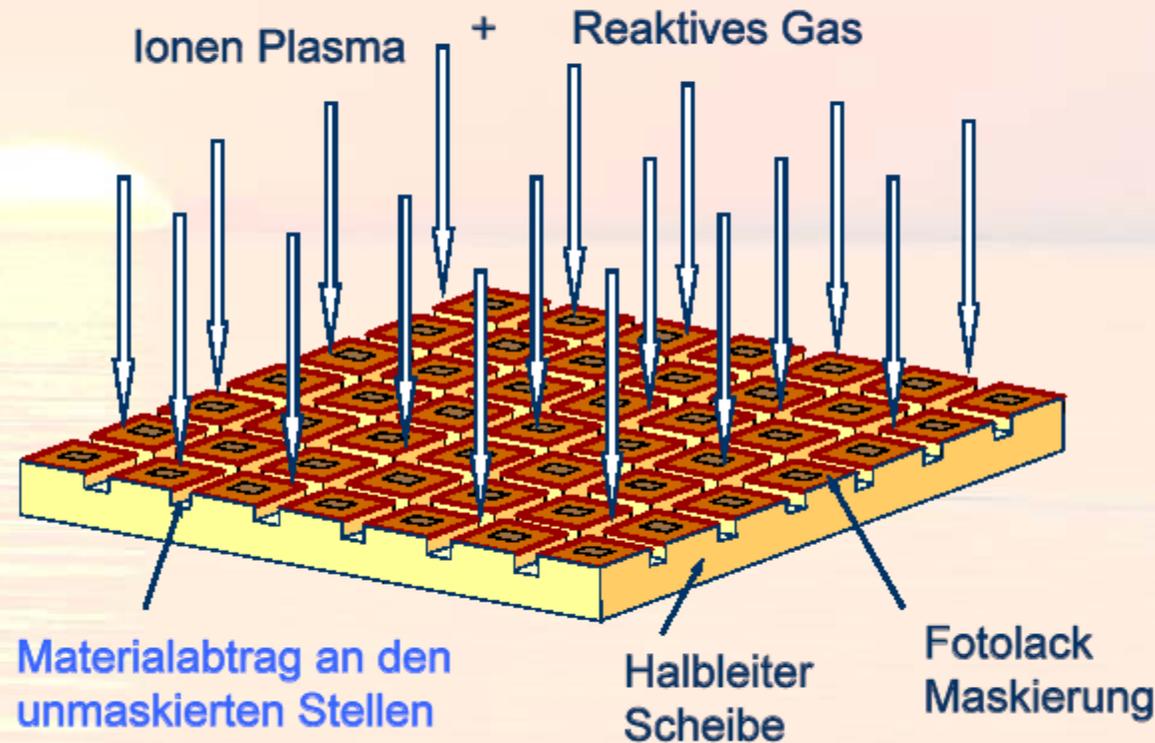
### Grundidee:

- Moleküle bekommen kinetische Energie (physikalische Komponente)
- Moleküle gehen Bindungen ein (chemische Komponente)

# Chip Strukturierung durch Reaktives-Ionen-Ätzen



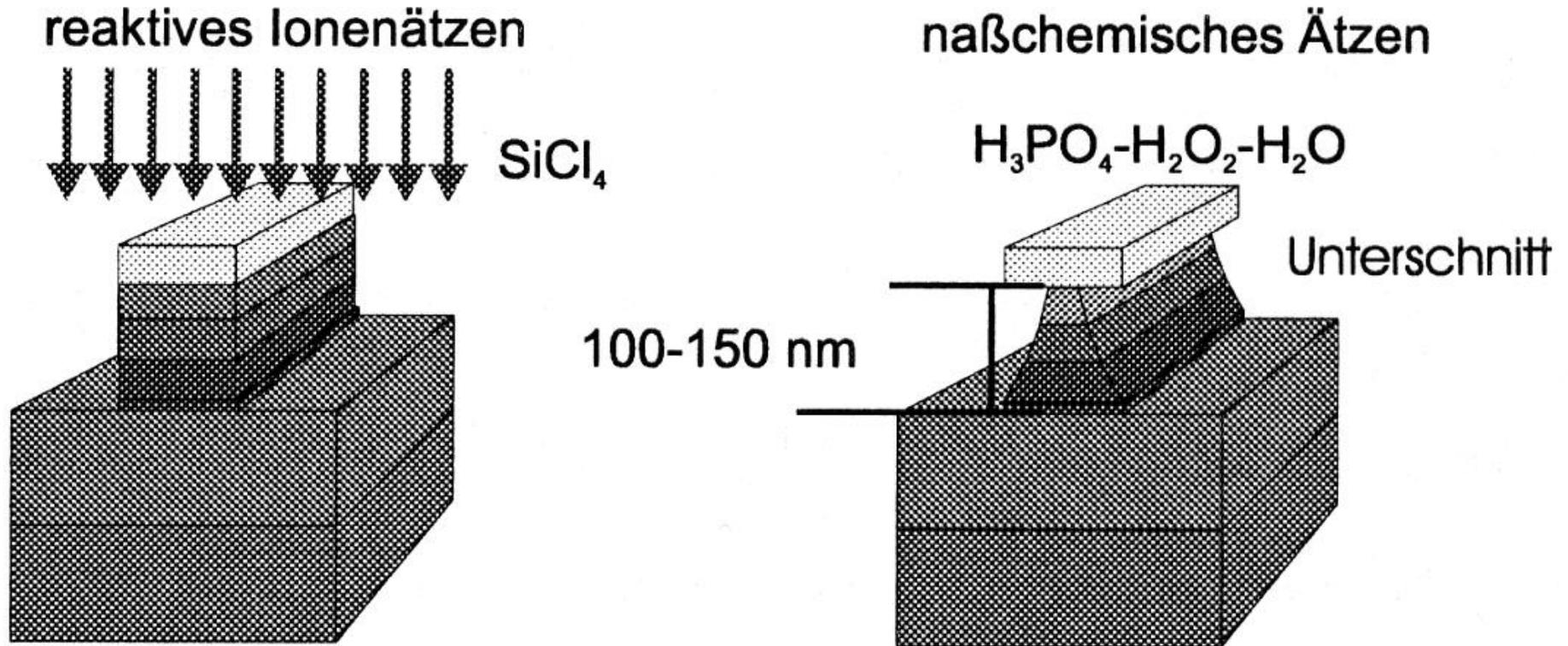
Ionen Plasma + Reaktives Gas



300  $\mu\text{m}$  x 300  $\mu\text{m}$

Strukturierte Chipoberfläche

# Vergleich der Ätzverfahren



Zur Erreichung von gewünschten Flankenprofilen ist eine genaue Abstimmung der physikalischen und der chemischen Komponente des Ätzprozesses wichtig.

Wichtige Randbedingungen für die Herstellung von optoelektronischen Komponenten ist, dass es nicht zu einer Schädigung des Kristallgitters kommen darf, was die optischen und elektrischen Eigenschaften verschlechtern würde.

# Übersicht über die Vorlesung

---

- I. Einleitung
- II. Optik in Halbleiterbauelementen
- III. Herstellungstechnologien
  - III.0 Lumineszenz
  - III.1 Epitaxie
  - III.2 Halbleiterquantenstrukturen
  - III.3 Prozessierung
    - III.3.1 Lithografie
    - III.3.2 Reinräume
    - III.3.3 Dünnschichtabscheidung (nicht epitaktisch)
    - III.3.4 Strukturierung
    - III.3.5 Packaging
- IV. Halbleiterleuchtdioden
- V. Quantenmechanische Grundlagen der Optoelektronik
- VI. Laserdioden
- VII. Betrieb von Leucht- und Laserdioden
- VIII. Modulatoren
- IX. Weitere Quantenbauelemente

# Prozessierung der LED (Zusammenfassung)

